

可控硅的参数与含义

可控硅是电子产品设计中很常见的一种基础电子元器件， $I_{T(RMS)}$ 、 V_{DRM}/V_{RRM} 、 I_{GT} 等参数为大家所熟知，但选择、用好一个可控硅不仅仅是这些常见参数，有时，工程师还要了解更多。翰合科技为大家整理了以下信息，希望对您有用。

符号	英文单词参数	中文参数	说明	单位
$I_{T(AV)}$	AVERAGE ON-STATE CURRENT	通态平均电流	国标规定通态平均电流为晶闸管在环境温度为40℃和规定的冷却状态下，稳定结温不超过额定结温时所允许流过的最大工频正弦半波电流的平均值。这也是标称其额定电流的参数。同电力二极管一样，这个参数是按照正向电流造成的器件本身的通态损耗的发热效应来定义的。因此在使用时同样应按照实际波形的电流与通态平均电流所造成的发热效应相等，即有效值相等的原则来选取晶闸管的此项电流定额，并应留一定的裕量。一般选取其通态平均电流为按此原则所得计算结果的1.5-2倍。	A
V_{TM}	Peak on-state voltage drop	通态峰值电压	指器件通过规定正向峰值电流 I_{FM} (整流管)或通态峰值电流 I_{TM} (晶闸管)时的峰值电压也称峰值压降该参数直接反映了器件的通态损耗特性影响着器件的通态电流额定能力。	V
I_{DRM}	Maximum forward or reverse leakage current	断态重复峰值漏电流	为晶闸管在阻断状态下承受断态重复峰值电压 V_{DRM} 和反向重复峰值电压 V_{RRM} 时流过元件的正反向峰值漏电流该参数在器件允许工作的最高结温 T_{jm} 下测出。	mA
I_{RRM}	Maximum reverse leakage current	反向重复峰值漏电流		mA
I_{DSM}		断态不重复平均电流	门极断路时，在额定结温下对应于断态不重复峰值电压下的平均漏电流。	A
V_{TO}	On state threshold voltage	门槛电压	-	V
$I_{T(RMS)}$	On-State RMS Current (full sine wave)	通态电流均方值	-	A
I_{TSM}	Non-Repetitive Peak on-state Current	通态浪涌电流(通态不重复峰值电流)	浪涌电流是指由于电路异常情况引起的使结温超过额定结温的不重复性最大正向过载电流。浪涌电流有上下两个级，这个参数可用来作为设计保护电路的依据。	A
I_{GM}	Forward Peak Gate Current	门极峰值电流	-	A

I^2t	Circuit Fusing Consideration	周期电流平方时间积	-	A^2ses
di/dt	Repetitive rate of rise of on-state current after triggering ($I_{GT1} \sim I_{GT3}$)	通态临界电流上升率	当双向可控硅或闸流管在门极电流触发下导通，门极临近处立即导通，然后迅速扩展至整个有效面积。这迟后的时间有一个极限，即负载电流上升率的许可值。过高的 di/dt 可能导致局部烧毁，并使 T1-T2 短路。假如过程中限制 di/dt 到一较低的值，双向可控硅可能可以幸存。因此，假如双向可控硅的 V_{DRM} 在严重的、异常的电源瞬间过程中有可能被超出或导通时的 di/dt 有可能被超出，可在负载上串联一个几 μH 的不饱和（空心）电感。	$A/\mu s$
V_{DRM}	Repetitive peak off-state voltage	断态重复峰值电压	断态重复峰值电压是在门极断路而结温为额定值时，允许重复加在器件上的正向峰值电压。国标规定重复频率为50Hz，每次持续时间不超高10ms。规定断态重复峰值电压 $UDRM$ 为断态不重复峰值电压（即断态最大瞬时电压） $UDSM$ 的90%。断态不重复峰值电压应低于正向转折电压 U_{bo} ，所留裕量大小由生产厂家自行规定。	V
V_{RRM}		反向重复峰值电压	在门极断路而结温为额定值时，允许重复加在器件上的反向峰值电压。	
V_{PP}	Non repetitive line peak pulse voltage	最高不重复线路峰值电压	-	v
Visol	R.M.S. isolation voltage from all three terminals to external heatsink	引脚到外壳最大绝缘电压	-	V
$P_{G(AV)}$	Average gate power dissipation	门极平均散耗功率	-	W
P_{GM}	Peak gate power	门极最大峰值功率	-	W
T_j	Operating Junction Temperature Range	工作结温	为了长期可靠工作，应保证 R_{thj-a} 足够低，维持 T_j 不高于80% T_{jmax} ，其值相应于可能的最高环境温度。	$^{\circ}C$
T_{stg}	Storage Temperature Range	贮存温度	-	$^{\circ}C$
T_L	Max. Lead Temperature for Soldering Purposes	引脚承受焊锡极限温度	-	$^{\circ}C$
$R_{th(j-mb)}$	Thermal Resistance Junction to mounting base	热阻-结到外壳	-	$^{\circ}C/W$

$R_{th(j-a)}$	Thermal Resistance Junction-to-ambient	热阻-结到环境	-	$^{\circ}C/W$
I_{GT}	Triggering gate current	门极触发电流	为了使可控硅可靠触发,触发电流 I_{GT} 选择 25度时 max 值的 α 倍, α 为门极触发电流—结温特性系数,查数据手册可得,取特性曲线中最低工作温度时的系数。若对器件工作环境温度无特殊需要,通常选型时 α 取大于1.5倍即可。	mA
I_H	Holding Current	维持电流	维持可控硅维持通态所必需的最小主电流,它与结温有关,结温越高,则 I_H 越小。	mA
I_L	Latching Current (I_{GT3})	接入电流(第三象限)/擎住电流	擎住电流是晶闸管刚从断态转入通态并移除触发信号后,能维持导通所需的最小电流。对同一晶闸管来说,通常 I_L 约为 I_H 的2--4倍。	mA
I_D	Off-state leakage current	断态漏电流	-	mA
V_{GT}	Triggering gate voltage	门极触发电压	—可以选择 V_{gt} 25度时 max 值的 β 倍。 β 为门极触发电压—结温特性系数,查数据手册可得,取特性曲线中最低工作温度时的系数。若对器件工作环境温度无特殊需要,通常选择时 β 取1~1.2倍即可。	V
V_{GD}	Non-triggering gate voltage	门极不触发电压	-	V
V_{FGM}	Peak Forward Gate Voltage	门极正向峰值电压	-	V
V_{RGM}	Peak Reverse Gate Voltage	门极反向峰值电压	-	V
I_{FGM}	Peak Forward Gate Current	门极正向峰值电流	-	A
V_{TM}	Peak Forward On-State Voltage	通态峰值电压	它是可控硅通以规定倍数额定电流时的瞬态峰值压降。为减少可控硅的热损耗,应尽可能选择 V_{TM} 小的可控硅	V
dv/dt	Critical Rate of Rise of Off-state Voltage	断态临界电压上升率	dv/dt 指的是在关断状态下电压的上升斜率,这是防止误触发的一个关键参数。此值超限将可能导致可控硅出现误导通的现象。由于可控硅的制造工艺决定了 A2与 G 之间会存在寄生电容,如图2所示。我们知道 dv/dt 的变化在电容的两端会出现等效电流,这个电流就会成为 I_g ,也就是出现了触发电流,导致误触发	V/ μ S

(di/dt) _c	Critical rate of decrease of commutating on-state current	通态电流临界上升率	指在规定条件下，晶闸管能承受而无有害影响的最大通态电流上升率。如果电流上升太快，则晶闸管刚一开通，便会有很大的电流集中在门极附近的小区域内，从而造成局部过热而使晶闸管损坏。	A/ms
dV _{COM} /dt	Critical rate of change of commutating voltage	临界转换电压上升率	切换电压上升率 dV _{COM} /dt。驱动高电抗性的负载时，负载电压和电流的波形间通常发生实质性的相位移动。当负载电流过零时双向可控硅发生切换，由于相位差电压并不为零。这时双向可控硅须立即阻断该电压。产生的切换电压上升率 (dV _{COM} /dt) 若超过允许值，会迫使双向可控硅回复导通状态，因为载流子没有充分的时间自结上撤出。	V/μS
dl _{COM} /dt		切换时负载电流下降率	dl _{COM} /dt 高，则 dV _{COM} /dt 承受能力下降。结面温度 T _j 越高，dV _{COM} /dt 承受能力越下降。假如双向可控硅的 dV _{COM} /dt 的允许值有可能被超过，为避免发生假触发，可在 T1 和 T2 间装置 RC 缓冲电路，以此限制电压上升率。通常选用 47~100 Ω 的能承受浪涌电流的碳膜电阻，0.01 μF~0.47 μF 的电容，晶闸管关断过程中主电流过零反向后迅速由反向峰值恢复至零电流，此过程可在元件两端产生达正常工作峰值电压 5-6 倍的尖峰电压。一般建议在尽可能靠近元件本身的地方接上阻容吸收回路。	A/mS
t _{gt}	Gate Controlled Delay Time	门极控制延迟时间	-	us
T _q	Circuit Commutated Turn-off Time	周期转换关断时间	恢复晶闸管电压阻断能力所需的最小电路换流反压时间。	us
R _d	Dynamic Resistance (T _j =125°C)	动态阻抗	-	m Ω